



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

### PROPOSITO

En esta asignatura se pretende impartir los conocimientos básicos necesarios para quien se inicia en el área de los sistemas digitales, cubriendo de la forma más general posible para no confinarlos al ámbito de la Electrónica, los conceptos teóricos fundamentales de lógica, álgebra de Boole, formas de expresar las funciones lógicas y cómo minimizarlas. Se persigue además cubrir los conceptos asociados a sistemas lógicos combinacionales y secuenciales, su comportamiento en el tiempo, técnicas para su análisis y procedimientos para su diseño, basados tanto en las funciones básicas como en bloques más complejos, lo que permitirá al estudiante adquirir la base fundamental requerida para próximos cursos en el área de sistemas digitales.

### OBJETIVO GENERAL

Al término de esta asignatura los estudiantes deberán ser capaces de poder analizar el comportamiento de sistemas lógicos tanto combinacionales como secuenciales, así como también poder realizar el diseño de dichos sistemas.

### OBJETIVOS TERMINALES

1. Adquirir los conocimientos básicos sobre sistemas numéricos y lógica, desde un punto de vista netamente teórico basado en el álgebra de Boole.
2. Conocer e identificar un sistema lógico combinacional, pudiendo realizar tanto el análisis completo de un sistema dado, como el diseño de un sistema de este tipo de acuerdo a un conjunto de especificaciones.
3. Conocer e identificar un sistema lógico secuencial, asíncrono o síncrono, pudiendo realizar tanto el análisis completo de un sistema dado, como el diseño de un autómata de acuerdo a los requerimientos exigidos.
4. Diseñar autómatas síncronos o asíncronos, usando flip-flops como bloques constitutivos de mayor complejidad.

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

5. Conocer y diseñar contadores y registros, como caso particular de sistemas secuenciales.

**OBJETIVOS ESPECÍFICOS**

1. Adquirir los conocimientos básicos sobre sistemas numéricos y lógica, desde un punto de vista netamente teórico basado en el álgebra de Boole.

**1- CODIGOS Y SISTEMAS NUMERICOS**

- 1.1 Definir y comprender los conceptos de código, código numérico y código alfanumérico.
- 1.2 Definir base, sistema numérico, combinaciones y asignaciones.
- 1.3 Definir y diferenciar entre notación yuxtaposicional y polinomial.
- 1.4 Definir y comprender la representación de números negativos.
- 1.5 Explicar la conversión entre base diferentes de cantidades numéricas.
- 1.6 Definir y comprender el concepto de adyacencia lógica.
- 1.7 Definir y diferenciar entre código continuo, cíclico y reflejado.
- 1.8 Definir código binario natura.
- 1.9 Especificar y mostrar las reglas de la aritmética binaria: suma, resta, multiplicación.
- 1.10 Definir el código BCD, el código Gray y el código ASCII.
- 1.11 Definir y diferenciar entre código ponderado y no ponderado.

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

**2 ALGEBRA DE BOOLE Y FORMAS DE REPRESENTAR UNA FUNCION**

- 1.12 Definir y comprender el concepto de proposición lógica.
- 1.13 Explicar la forma de representación.
- 1.14 Definir y diferenciar proposiciones simples y compuestas.
- 1.15 Definir y comprender las funciones lógicas básicas: AND, OR y NOT.
- 1.16 Definir y clasificar los postulados del álgebra de Boole.
- 1.17 Definir y clasificar las propiedades del álgebra de Boole.
- 1.18 Definir los teoremas del álgebra de Boole.
- 1.19 Definir y explicar los conceptos de variable lógica y literal.
- 1.20 Definir y diferenciar entre expresiones equivalentes complementarias y duales.
- 1.21 Comprender como llevar situaciones reales a una expresión lógica.
- 1.22 Mostrar como usar las propiedades y teoremas para reducir una expresión lógica.
- 1.23 Definir y comprender las funciones lógicas: NOR, XOR y XNOR.
- 1.24 Mostrar la simbología empleada para las funciones definidas.
- 1.25 Definir y comprender el concepto de tabla de la verdad.
- 1.26 Explicar como obtener la tabla de la verdad a partir de una expresión algebraica.
- 1.27 Explicar como obtener la expresión algebraica a partir de la tabla de la verdad.
- 1.28 Mostrar como expresar una expresión algebraica como suma de productos.

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

- 1.29 Definir y explicar el concepto de MINTERM.
- 1.30 Explicar como obtener los 'Minterms' a partir de la tabla de la verdad.
- 1.31 Definir la suma estándar o expandida.
- 1.32 Mostrar como expresar una expresión algebraica como productos de sumas.
- 1.33 Definir y explicar el concepto de MAXTERM.
- 1.34 Explicar como obtener los maxterms a partir de la tabla de la verdad.
- 1.35 Definir el producto estándar o expandido.
- 1.36 Definir y explicar las formas abreviadas de representar una función lógica.
- 1.37 Definir y comprender el concepto y empleo de condiciones de "don't care".
- 1.38 Mostrar y especificar como se representa los "don't care" en tablas y expresiones.
- 1.39 Comprender en que consiste un mapa de Karnaugh.
- 1.40 Especificar y mostrar las variables del mapa.
- 1.41 Explicar como se llena un mapa de Karnaugh de una función dada.
- 1.42 Especificar y explicar las reglas para minimizar una función usando su mapa.
- 1.43 Mencionar otros métodos de minimización.
- 1.44 Explicar las formas de expresar una función lógica en base a NAND o NOR.

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

## 2 SISTEMAS COMBINACIONALES.

- 3.1 Definir y comprender el concepto de un sistema combinacional.
- 3.2 Especificar las variables de entrada y de salida.
- 3.3 Especificar y analizar las ecuaciones características.
- 3.4 Definir y comprender el concepto de niveles de tiempo.
- 3.5 Definir el tiempo de respuesta de un sistema combinacional.
- 3.6 Explicar el concepto de diagramas de tiempo.
- 3.7 Explicar y analizar el origen de los eventos “ aleatorios “: spikes y glitches.
- 3.8 Mostrar y explicar método para evitar la ocurrencia de eventos no deseables.
- 3.9 Especificar y explicar los pasos a seguir para el análisis de un sistema combinacional.
- 3.10 Especificar y explicar los pasos a seguir para el diseño de un sistema combinacional.
- 3.11 Explicar el procedimiento para basar el diseño en las funciones NAND O NOR.

## 3 SISTEMAS SECUENCIALES.

- 4.1 Explicar, definir y comprender el concepto de estado.
- 4.2 clasificar los estados en estable e inestables.
- 4.3 Definir y comprender el concepto de sistema secuencial
- 4.4 Especificar las variables de entrada de salida y de estado.
- 4.5 Especificar y analizar las ecuaciones características: estado y de salida.
- 4.6 Mostrar y analizar el diagrama de bloques de un secuencial.

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

- 4.7 Definir y comprender la estructura de los modelos de Moore y de Mealy.
- 4.8 Diferenciar las ecuaciones y funcionamiento de los dos modelos.
- 4.9 Explicar las combinaciones como caso particular de los sistemas secuenciales.
- 4.10 Definir el tiempo de respuesta de un sistema secuencial.
- 4.11 Clasificar los sistemas secuenciales según su evolución en el tiempo: asincrónicos y sincrónicos
- 4.12 Explicar y comprender el concepto de sincronismo y la señal de clock.
- 4.13 Explicar y analizar las diferencias entre ellos.
- 4.14 Definir y comprender el concepto de diagramas de flujo de estados.
- 4.15 Diferenciar los diagramas de flujo de estado para cada modelo.
- 4.16 Definir y comprender el concepto de carrera.
- 4.17 Clasificar las carreras de un sistema: críticas y no críticas.
- 4.18 Explicar y especificar cada tipo de carrera.

**5. SISTEMAS SECUENCIALES ASINCRONICOS**

- 5.1 Definir, especificar y comprender la estructura de una matriz de excitación
- 5.2 Definir, especificar y comprender la estructura de una matriz de salida.
- 5.3 Definir, especificar y comprender la estructura de una matriz de flujo.
- 5.4 Especificar y explicar los pasos a seguir para el análisis de un secuencial asincrónico.
- 5.5 Diferenciar los pasos a seguir en el análisis de un secuencial modelo Moore y modelo Mealy.
- 5.6 Definir, especificar y comprender el concepto y estructura de tabla primitiva de flujo y diagrama primitivo de flujo.

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

- 5.7 Definir y comprender el concepto de estados equivalentes y estados fusionables.
- 5.8 Explicar y mostrar como reducir el número de estados en base a la existencia de estados equivalentes.
- 5.9 Explicar y comprender el método de minimización por particiones.
- 5.10 Especificar y explicar los pasos a seguir para el diseño de un secuencial asincrónico.
- 5.11 Diferenciar los pasos a seguir en el diseño de un secuencial modelo Moore y modelo Mealy.

**6 SISTEMAS SECUENCIALES SINCRONICOS.**

- 6.1 Especificar y explicar los pasos a seguir para el análisis de un secuencial sincrónico.
- 6.2 Diferenciar los pasos a seguir en el análisis de un secuencial modelo Moore y modelo Mealy.
- 6.3 Especificar y explicar los pasos a seguir para el diseño de un secuencial sincrónico baso en compuertas.
- 6.4 Diferenciar los pasos a seguir en el diseño de un secuencial modelo Moore y modelo Mealy,.
- 6.5 Definir los diferentes tipos de flip-flops.
- 6.6 Especificar y explicar sus tablas de excitación y ecuaciones características.
- 6.7 Explicar y definir la tabla de excitación y las ecuaciones de control.
- 6.8 Especificar y explicar los pasos a seguir para el diseño de un secuencial sincrónico basado en flip-flops.

**7 CONTADORES**

- 7.1 Explicar
- 7.2 Especificar y explicar la estructura de un contador.

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

- 7.3 Definir y comprender el concepto de módulo.
- 7.4 Explicar y mostrar la estructura del diagrama de flujo de estados de los contadores.
- 7.5 Clasificar los contadores según la aplicación de la señal “clock”. Asíncrono y sincrónico.
- 7.6 Especificar y explicar las ventajas y desventajas de los contadores asíncronos.
- 7.7 Especificar y explicar los pasos a seguir para el diseño de contadores asíncronos.
- 7.8 Especificar y explicar los pasos a seguir para el diseño de un secuencial sincrónico basado en flip-flops.
- 7.9 Especificar y explicar las ventajas y desventajas de los contadores asíncronos.
- 7.10 Especificar y explicar las ventajas y desventajas de los contadores sincrónicos.
- 7.11 Analizar el comportamiento de contadores como divisores de frecuencia.
- 7.12 Especificar y explicar los pasos a seguir para el diseño de divisores de frecuencia usando contadores asíncronos y sincrónicos de diferentes topologías.
- 7.13 Usar un contador como generador de una secuencia particular.
- 7.14 Explicar el funcionamiento de varios tipos de contadores comunes: Up/Down, de estado pre-establecido.
- 7.15 Especificar y explicar la estructura de un registro fijo y de desplazamiento.
- 7.16 Explicar la estructura de un contador de anillo y un contador Johnson.

**CONTENIDO**

**A. PROGRAMA SINÓPTICO**

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------





**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

Introducción a los sistemas numéricos. Algebra de Boole. Representación y minimización de funciones lógicas. Lógica combinacional. Sistemas secuenciales: asincrónicos y sincrónicos. Contadores.

**B. PROGRAMA DETALLADO**

**TEMA 1 CODIGOS Y SISTEMAS NUMERICOS**

Códigos, bases, combinaciones y asignaciones. Sistemas numéricos. Notaciones: yuntaposicional y plinomial. Números negativos. Conversión entre sistemas numéricos con bases diferentes. Códigos binarios: adyacencia lógica, códigos continuos, cíclicos y reflejados. Código binario natura. Operaciones aritméticas. Código BCD Gray. Códigos alfanuméricos: ASCII. Códigos ponderados y no ponderados.

**TEMA 2 ALGEBRA DE BOOLE Y FORMAS DE REPRESENTAR UNA FUNCION**

Proposiciones lógicas. Representación. Funciones lógicas básicas: AND, OR y NOT. Postulados, propiedades y teoremas del álgebra de Boole. Variables, literales, expresiones equivalentes, complementarias y duales. Aplicaciones. Simplificación de expresiones compuestas otras funciones lógicas: NAND, NOR XOR y XNOR. Sismologías. Tabla de la verdad. Reacción entre tabla de la verdad y expresiones booleanas. Representación de una función lógica como suma de productos y como un producto de sumas. Definición de MINTERM y MAXTERM. Suma y productoria expandidas. Condiciones de “ don’t care”. Minimización por mapas de Karnaugh. Minimización por 0`s y por 1`s. mencionar otros métodos de minimización. Expresiones basadas en NAND y en NOR.

**TEMA 3 SISTEMAS COMBINACIONALES.**

Definición de sistema lógico combinacional: múltiples entradas y salidas. Concepto de niveles de tiempo. Tiempo de respuesta de un circuito lógico combinacional. Intervalos de validez de la data. Concepto de diagrama de tiempo. Eventos aleatorios no deseables “spikes” y “glitches”. Causas y como evitarlos al obtener la función. Procedimiento de análisis: obtención de las funciones lógicas de salida( ecuaciones características), tabla

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

de la verdad, tiempo de respuesta y comprobar si es el circuito mínimo. Diseño de sistemas mínimo. Diseño basado en compuertas NAND y en compuestas NOR.

**1<sup>ER</sup> EXAMEN PARCIAL**

**TEMA 4 SISTEMAS SECUENCIAL.**

Concepto de estado. Concepto de estados estables e inestables. Definición de sistema lógico secuencial. Ecuaciones características. Modelos: Moore y Mealy. Diagrama de bloques de los modelos Moore y Mealy. Combinacionales como caso particular. Tiempo de respuesta. Clasificación: asincrónicos y sincrónicos. Definición de diagrama de flujo de estados. Definición de carreras: críticas y no críticas.

**TEMA 5 SISTEMAS SECUENCIALES ASINCRONICOS**

Procedimiento de análisis: obtención de la matriz de excitación, de salida, de flujo y diagrama de flujo, estudio de las carreras. Procedimiento de diseño de sistemas secuenciales asincrónicos. Tabla primitiva de flujo y diagrama de flujo primitivo. Estados equivalentes y estados fusionables. Minimización basada en definiciones. Método de las particiones. Obtención del autómata mínimo usando compuertas lógicas.

**2<sup>do</sup> EXAMEN PARCIAL**

**TEMA 6 SISTEMAS SECUENCIALES SINCRONICOS**

Procedimientos de análisis y síntesis. Desarrollo mediante compuertas lógicas: consideración del "clock". Definición de flips-flops. Tablas de excitación y ecuaciones características. Diseño de secuenciales basados en flip-flops. Tabla de excitación. Ecuaciones de control

**TEMA 7 CONTADORES**

Contadores como caso particular de sistemas secuenciales. Definición de modulo. Diagramas de estado. Clasificación: sincrónicos y asincrónicos. Ventajas y desventajas.

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

Diseño e implantación de contadores. Tipos. Generadores de secuencias. Detectores de secuencias.

**3<sup>ER</sup> EXAMEN PARCIAL**

**C. PROGRAMA DE LABORATORIO**

Esta asignatura no tiene Laboratorio

**D. REQUISITOS**

Haber aprobado la asignatura:                      Redes Eléctricas I.

**E. PROGRAMACION CRONOLOGICA**

El tiempo total destinado a esta asignatura se distribuirá de la siguiente manera:

Tema	Horas de Teoría	Horas de Práctica
1	3	2
2	6	6
3	3	4
4	2	2
5	8	6
6	3	6
7	3	4
<b>TOTALES</b>	<b>28</b>	<b>30</b>

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------



**UNIVERSIDAD CENTRAL DE VENEZUELA**  
**FACULTAD DE INGENIERÍA**  
**ESCUELA DE INGENIERÍA ELÉCTRICA**  
**DEPARTAMENTO DE ELECTRÓNICA**



<b>ASIGNATURA:</b> Lógica Digital				<b>TIPO DE ASIGNATURA:</b> Obligatoria			
<b>CODIGO:</b> 2233	<b>UNIDADES:</b> 3			<b>REQUISITOS:</b> 2107			
<b>HORAS/SEMANA:</b> 4	<b>TEORÍA:</b> 2	<b>PRÁCTICA:</b> 2	<b>LABORATORIO:</b>	<b>SEMINARIO:</b>	<b>TRABAJO SUPERVISADO:</b>	<b>HORAS TOTALES DE ESTUDIO:</b> 4	<b>SEMESTRE:</b> 6to

**F. HORAS DE CONTACTO**

La asignatura comprende:

28 horas de teoría

30 horas de prácticas

06 horas de evaluación

Lo que permite una distribución semanal de 2 horas de teoría y 2 hora de práctica.

**G. PLAN DE EVALUACION**

La calificación del alumno se obtendrá de la aplicación de los siguiente instrumentos:

**TEORÍA.**

<b>Instrumento</b>	<b>Contenido A Evaluar</b>	<b>Valor Porcentual</b>
Examen parcial (1 <sup>ro</sup> )	Tema 1 - Tema 3	33,33 %
Examen parcial (2 <sup>do</sup> )	Tema 4 – Tema 5	33,33 %
Examen parcial (3 <sup>er</sup> )	Tema 6- Tema 7	33,33 %

**SUBTOTAL DE TEORÍA: 100%**

<b>APROBADO EN CONSEJO DE ESCUELA:</b>	<b>APROBADO EN CONSEJO DE FACULTAD:</b>	<b>VIGENCIA</b> DESDE:                      HASTA:	<b>HOJA</b> /
--	---	---	------------------

